

(12)特許協力条約に基づいて公開された国際出願

(19)世界知的所有権機関
国際事務局



(43)国際公開日
2005年11月3日 (03.11.2005)

PCT

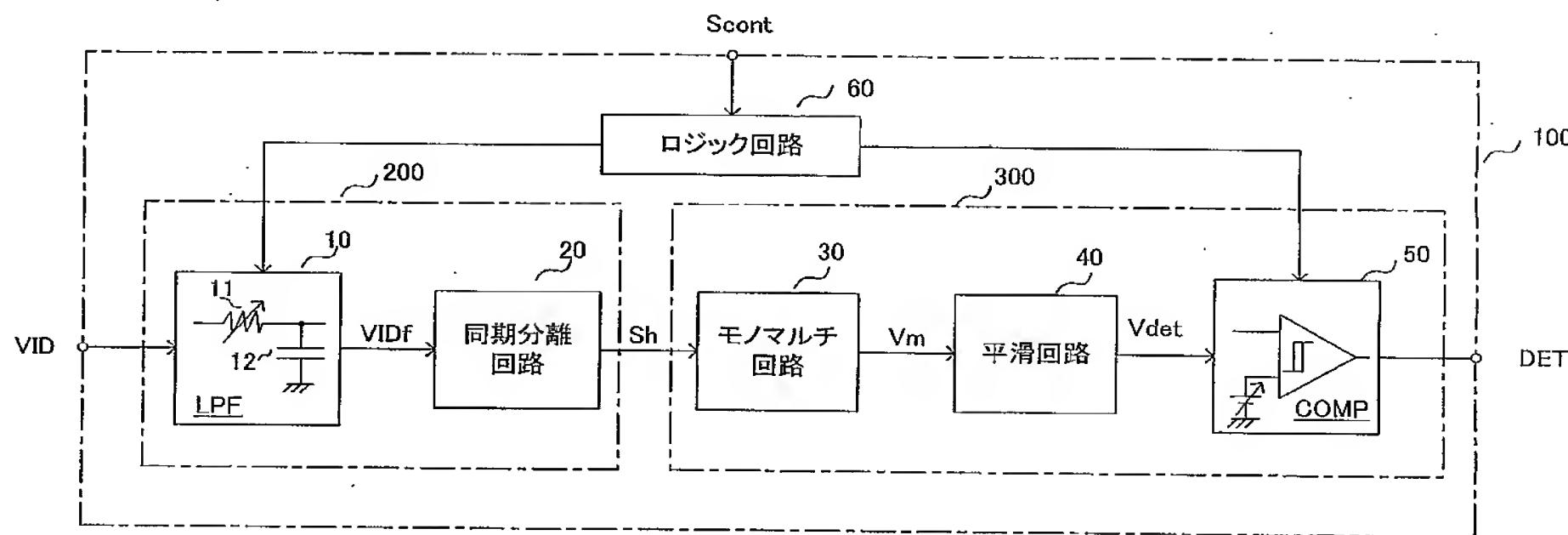
(10)国際公開番号
WO 2005/104538 A1

- (51)国際特許分類⁷: H04N 5/44, 5/10, 5/21
(21)国際出願番号: PCT/JP2005/004021
(22)国際出願日: 2005年3月2日 (02.03.2005)
(25)国際出願の言語: 日本語
(26)国際公開の言語: 日本語
(30)優先権データ:
特願2004-122706 2004年4月19日 (19.04.2004) JP
(71)出願人(米国を除く全ての指定国について): ローム
株式会社 (ROHM CO., LTD.) [JP/JP]; 〒6158585 京都
府京都市右京区西院溝崎町21番地 Kyoto (JP).
(72)発明者; および
(75)発明者/出願人(米国についてのみ): 原英夫 (HARA,
Hideo) [JP/JP]; 〒6158585 京都府京都市右京区西院溝
崎町21番地 Kyoto (JP).
崎町21番地 ローム株式会社内 Kyoto (JP). 加藤工
(KATOH, Takumi) [JP/JP]; 〒6158585 京都府京都市右
京区西院溝崎町21番地 ローム株式会社内 Kyoto
(JP).
(74)代理人: 紋田誠, 外(MONDA, Makoto et al.); 〒
1010048 東京都千代田区神田司町2-21-10 富
士神田ビル3階 ミネルバ国際特許事務所 Tokyo (JP).
(81)指定国(表示のない限り、全ての種類の国内保護が
可能): AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR,
BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM,
DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, HR, HU,
ID, IL, IN, IS, JP, KE, KG, KP, KR, KZ, LC, LK, LR, LS,
LT, LU, LV, MA, MD, MG, MK, MN, MW, MX, MZ, NA,
NI, NO, NZ, OM, PG, PH, PL, PT, RO, RU, SC, SD, SE,
SG, SK, SL, SM, SY, TJ, TM, TN, TR, TT, TZ, UA, UG,
US, UZ, VC, VN, YU, ZA, ZM, ZW.

[続葉有]

(54) Title: VIDEO SIGNAL JUDGING CIRCUIT

(54)発明の名称: 映像信号判定回路



60 LOGIC CIRCUIT
20 SYNCHRONOUS SEPARATION
CIRCUIT

30 MONO MULTI CIRCUIT
40 SMOOTHING CIRCUIT

A1

(57) Abstract: A video signal judging circuit for judging a status of a video signal wherein an image signal and a synchronous signal are composited. After filtering the video signal by an LPF wherein a cut-off frequency is adjustable, the synchronous signal is separated and a pulse-shaped synchronous detection signal is obtained. A detection signal formed based on the synchronous detection signal is compared with an adjustable judging standard value so as to be outputted as a judging signal of the video signal. Thus, whether the video signal is inputted or not and a degree of deterioration are judged and the judging standard is permitted to be adjusted.

(57) 要約: 画像信号と同期信号が合成されている映像信号の状態を判定する映像信号判定回路において、映像信号を、カットオフ周波数が調整可能なLPFによってフィルタリングした後、同期信号を分離するようにして、パルス状の同期検出信号を得る。その同期検出信号に基づいて形成された検出信号と調整可能な判定基準値とを比較し、映像信号の判定信号として出力する。これにより、その映像信号の入力の有無及び劣化の程度を判定するとともに、その判定基準を調整可能にする。

WO 2005/104538 A1



(84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IS, IT, LT, LU, MC, NL, PL, PT, RO, SE, SI, SK, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

2文字コード及び他の略語については、定期発行される各PCTガゼットの巻頭に掲載されている「コードと略語のガイダンスノート」を参照。

添付公開書類:

- 国際調査報告書

明細書

映像信号判定回路

5 技術分野

本発明は、画像信号と同期信号が合成されている映像信号中の同期信号を検出することによって、その映像信号の有無を判定する映像信号判定回路に関する。

背景技術

10 VTR、DVDなどの映像再生機では、画像信号と同期信号が合成されている映像信号が入力され、その画像信号を再生してモニタに画面表示する。

入力される映像信号が無くなると、画面表示が所謂砂嵐状態になり、非常に見づらくなる。また、入力される映像信号が劣化し、弱くなると、ノイズ成分が相対的に大きくなり、やはり画面表示が同様に砂嵐状態になり、非常に見づらく
15 なる。

従来から、このような見づらい画面表示状態を避けるために、入力される映像信号がなくなったときに、モニタ画面全体を所定の輝度を有する青色一色の画面、即ちブルーバック画面に切り替えることが行われている。

このブルーバック画面への切り替えを行うために、外部より入力される映像信号に含まれる同期信号を検出して、映像信号の有無を検出する同期信号検出回路を設ける。この同期信号検出回路の検出結果に応じて、画面表示をブルーバック表示に切り替えることが行われている（特開平5-227483号公報：以下、
20 特許文献1）。

従来の特許文献1のものは、同期信号検出回路によって映像信号の有無を検出している。しかし、映像信号が入力されていても、その映像信号が劣化しているときには、その状態を判別して、ブルーバック表示に切り替えることが望まれ
25

る。また、その劣化状態であると判別すべき基準は、入力される映像信号の種類（例えば、複合信号、色差信号）や、入力される映像信号を形成するビデオチューナーに応じて異なる。従来の特許文献1のものでは、そのような要望に応えることができないという問題があった。

そこで、本発明は、画像信号と同期信号が合成されている映像信号の状態を判定する映像信号判定回路において、その映像信号の入力の有無及び劣化の程度を判定するとともに、その判定基準を調整可能にすることを目的とする。

発明の開示

本発明の映像信号判定回路は、画像信号と同期信号とが合成されている映像信号の状態を検出する映像信号判定回路において、

入力されたその映像信号V I Dを、カットオフ周波数が第1制御信号により調整可能な低域通過フィルタ10によってフィルタリングし、そのフィルタリングされた映像信号V I D_fからその同期信号を分離するように動作して、パルス状の同期検出信号S_hを出力する同期分離部200と、

その同期検出信号S_hに基づいて形成された検出信号V_{d e t}と、第2制御信号により調整可能な判定基準値とを比較し、その比較結果を映像信号の判定信号D E Tとして出力する映像信号判別部300と、を有する。

さらに、外部からの指令信号S_{c o n t}を受け、そのカットオフ周波数及びその判定基準値を調整するためのその第1制御信号及びその第2制御信号を出力するロジック回路部60を有する。

また、その第1制御信号及びその第2制御信号は、シリアルデータ形式である。

また、その同期分離部200は、

抵抗値が調整可能な抵抗とキャパシタを有し、その第1制御信号によってその抵抗の抵抗値を変更してカットオフ周波数が調整される低域通過フィルタ10と、

該低域通過フィルタ 10 でフィルタリングされた映像信号 V I D f からその同期信号を分離するように動作して、パルス状の同期検出信号 S h を出力する同期分離回路 20 と、を備える。

また、その映像信号判定部 300 は、

- 5 その同期検出信号 S h によって単安定動作して、その同期検出信号 S h の周期に応じてパルス幅が調整されたモノマルチ出力信号 V m を出力するとともに、その同期検出信号 S h が所定時間 T o f f + T m に亘って入力されないときにそのモノマルチ出力信号 V m を停止する、モノマルチ回路 30 と、

- そのモノマルチ出力信号 V m を平滑してその検出信号 V d e t として出力する
10 平滑回路 40 と、

その検出信号 V d e t とその第 2 制御信号により調整された第 1 判定基準値 V r e f l とを比較する第 1 比較器 51 を有し、この第 1 比較器 51 での比較結果に基づいてその判定信号 D E T を出力する検出判定比較回路 50 と、を備える。

また、そのモノマルチ回路 30 は、

- 15 充電用抵抗 31 を介して充電されるキャパシタ 32 と、該キャパシタに並列に接続され、その同期検出信号 S h にしたがってオンされるスイッチ素子 33 と、
そのキャパシタの電圧が所定値を越えるときにそのモノマルチ出力信号 V m を発生する比較器 34 と、

- その同期検出信号 S h が所定時間 T o f f + T m に亘って入力されないときに
20 そのモノマルチ出力信号 V m を停止する時限制御回路と、を備える。

また、その検出判定比較回路 50 はさらに、

その第 1 判定基準値 V r e f l よりも高い第 2 判定基準値 V r e f h とその検出信号 V d e t とを比較する第 2 比較器 53 を有し、

- その検出信号 V d e t が、その第 1 判定基準値 V r e f l を越えて且つその第
25 2 判定基準値 V r e f h に達しないときに、その判定信号 D E T を出力する。

また、そのロジック回路部 60 と、その同期分離部及びその映像信号判定部

のうち少なくともその第1、第2制御信号により調整される回路部とは、半導体集積回路に作り込まれている。

本発明によれば、映像信号判定回路を半導体集積回路に作り込んだ後に、同期分離部のローパスフィルタのカットオフ周波数と映像信号判別部の検出判定比較回路の判定基準値とを、外部からの制御信号によって個々に調整する。これにより、画像信号と同期信号が合成されている映像信号の種類（例えば、複合信号、色差信号）や、その映像信号を形成したビデオチューナーに対応して、映像信号の有無及び劣化の程度の判定を、柔軟に行える。よって、表示画面に対するブルーバック処理などを、適切に行うことができる。

また、ローパスフィルタのカットオフ周波数を外部からの制御信号によって調整するから、入力されてくる映像信号毎に外付け部品の合わせ込みや変更を行わなくてよく、各種の映像信号に対する自由度が向上する。

また、入力されてくる映像信号のノイズの大きさや周波数によっては平滑化後の検出信号（検出電圧）がふらつくことがあるが、検出判定比較回路の判定基準値を適切に調整することで、判定動作の安定化が可能である。

図面の簡単な説明

【図1】本発明の実施例に係る映像信号判定回路の全体構成を示す図

【図2】図1のモノマルチ回路の構成を示す図

【図3】図1の平滑回路及び検出判定比較回路の構成を示す図

【図4】同期検出信号S_hに対するモノマルチ出力信号V_mの例を示す図

【図5】同期検出信号S_hに対するモノマルチ出力信号V_mの他の例を示す図

【図6】同期検出信号S_hに対するモノマルチ出力信号V_mのさらに他の例を示す図

【図7】ノイズと検出電圧との特性を示す図

発明を実施するための最良の形態

以下、本発明の映像信号判定回路の実施例について、図を参照して説明する。

図1は、本発明の実施例に係る映像信号判定回路の全体構成を示す図である。図2は、映像信号判定回路のモノマルチ回路の構成を示す図である。図3は、映像

5 信号判定回路の平滑回路及び検出判定比較回路の構成を示す図である。

図1の映像信号判定回路は、半導体集積回路（以下、IC）100を作り込まれている。ただ、大きなキャパシタンスを持つキャパシタや、他の一部の部品を外付けにしてもよい。

IC100に入力される映像信号（ビデオ信号）VIDは、画像信号に同期10 信号が重畠されて合成されている。この映像信号VIDは、例えばVTR、DV
D-R等の映像再生機から供給される。そして、その同期信号は、周知のように、或る基準レベルに対して画像信号と正負が逆に形成されている。

映像信号VIDには、例えば、複合信号、色差信号等異なる種類の映像信号や、再生するビデオチューナーに応じて異なる特性の映像信号が存在する。その15 故に、映像信号判定回路は、これらの入力される種々の映像信号に対応して、その映像信号の状態（例、劣化の状態等）を適切に判定できることが望まれる。

低域通過フィルタ（以下、LPF）10は、所定のカットオフ周波数f_{c u t}を有しており、映像信号VIDの高周波成分を阻止（または減衰）し、低域成分を通過させる。そのカットオフ周波数f_{c u t}はロジック回路60から供給される第1制御信号によって調整される。LPF10は、ICに作り込まれることを考慮して、制御信号に応じて抵抗値が変更される可変抵抗11と、キャパシタ12とから構成される。

同期分離回路20は、LPF10でフィルタリングされた映像信号VID_fが入力され、その映像信号VID_fに含まれている同期信号を、例えばその振幅25 レベルを利用して分離するように動作する。そして、同期分離回路20からはパルス状の同期検出信号SHを出力する。

このパルス状の同期検出信号 S_hには、映像信号 V_{ID}に含まれている本来の同期信号の他に、ノイズパルスも含まれることがある。このノイズパルスは、映像信号 V_{ID}に含まれていたノイズが、同期信号として検出されたものである。例えば、映像信号 V_{ID}が、弱い状態（弱電界）で受信した放送電波を再生した
5 映像信号である場合等には、しばしばこのような状態が発生する。このようにノイズパルスも含まれる場合には、同期検出信号 S_hのパルス間隔（パルス周期）は、本来の同期信号のパルス間隔より短くなる。

また、映像信号 V_{ID}に含まれる同期信号に、ノイズが同期信号と逆位相で重畠したような特殊な場合もある。その場合には、ノイズの重畠された同期信号
10 が消滅し、あたかも同期信号の周期が長くなったような状態を示す。したがって、この場合には、同期検出信号 S_hのパルス間隔は、本来の同期信号のパルス間隔より長くなることになる。

また、映像信号 V_{ID}が L_PF₁O に入力されない場合や、映像信号 V_{ID}のレベルがかなり小さい場合には、同期検出信号 S_hが所定時間以上に亘って同期分離回路 20 から出力されることになる。このように、同期検出信号 S_hは、
15 パルス間隔が短くなる状態、パルス間隔が長くなる状態、パルスが発生されない状態が、あり得る。

この L_PF₁O と同期分離回路 20 とから構成される同期分離部 200 から、このような種々の状態を取り得る同期検出信号 S_hが出力される。この同期検出
20 信号 S_hの状態を映像信号判定部 300 で判定して、ブルーバック処理などを行うための判定信号 D_{ET}を発生する。映像信号判定部 300 は、モノマルチ回路 30 と、平滑回路 40 と、検出判定比較回路 50 を含んで構成される。

図 2 に、映像信号判定部 300 のモノマルチ回路 30 の構成例が示されている。モノマルチ回路 30 は、電源電圧 V_{dd} とグランド間に充電用の抵抗 31 と、
25 充放電されるキャパシタ 32 とが直列に接続されている。抵抗 31 とキャパシタ 32 との接続点をスイッチ 33 を介してグランドに接続する。このスイッチ 33

は、同期分離回路 20 から供給される同期検出信号 S_h の発生に応じてオンする。

この例では、スイッチ 33 は、NMOS ドランジスタで構成しており、このためインバータ 36 を介して、同期検出信号 S_h がゲートに供給されている。勿論、スイッチ 33 として、バイポーラトランジスタなど他のスイッチ素子を用いてもよい。また、インバータ 36 は、同期検出信号 S_h が立ち下がりパルスとして供給されることを想定して設けられている。逆に、同期検出信号 S_h が立ち上がりパルスで供給される場合には、インバータ 36 は、省略される。

キャパシタ 32 の充電電圧 V_c は、キャパシタ 32 が充電されるにつれて上昇し、スイッチ 33 がオンすると零電圧に低下する。この充電電圧 V_c が、比較器 34 でモノマルチ用の基準電圧 V_{refm} と比較される。充電電圧 V_c が、零電圧から単安定時間 T_m 経過して基準電圧 V_{refm} を超えたときに、比較器 34 から比較出力が発生される。この比較出力が時限制御回路 35 を経て、モノマルチ出力信号 V_m として平滑回路 40 へ出力される。

時限制御回路 35 は、比較器 34 の比較出力が発生すると同時に、モノマルチ出力信号 V_m を発生し、且つ、比較器 34 の比較出力が確認時間 T_{offf} を超えて継続して発生されるときに、モノマルチ出力信号 V_m を停止する。つまり、比較器 34 の比較出力が、確認時間 T_{offf} に達しないパルス形状である場合にはそのまま時限制御回路 35 を通過してモノマルチ出力信号 V_m となる。しかし、比較器 34 の比較出力が確認時間 T_{offf} 以上継続する場合には、確認時間 T_{offf} が経過した時点で、モノマルチ出力信号 V_m を停止する。なお、このモノマルチ出力信号 V_m の停止状態は、自己保持させようにもよい。

また、この図 2 の例では、比較器 34 の比較出力が確認時間 T_{offf} 以上継続するかどうかでモノマルチ出力信号 V_m を停止している。これに代えて、同期検出信号 S_h (あるいはそれに応じた信号) をモニタして、同期検出信号 S_h が所定時間 $T_{offf} + \alpha$ を超える時間だけ継続して入力されないときに、モノマルチ出力信号 V_m を停止するようにしてもよい。なお、 α は、単安定時間 T_m でよ

い。

抵抗 3 1 とキャパシタ 3 2 は、 I C の外付け部品として、例えばディスクリート部品で形成している。これにより、モノマルチ回路 3 0 の単安定時間を外付けの抵抗 3 1 とキャパシタ 3 2 を交換することで、変更することができる。なお、

5 抵抗 3 1 とキャパシタ 3 2 は、 I C 内部に他の回路と一緒に作り込んでもよい。

図 3 に、映像信号判定部 3 0 0 の平滑回路 4 0 及び検出判定比較回路 5 0 の構成例が示されている。

平滑回路 4 0 は、 2 つのインバータ 4 1, 4 2 を直列に介して平滑用抵抗 4 3 と平滑用キャパシタ 4 4 を有する。この平滑回路 4 0 で、モノマルチ出力信号

10 V_m が平滑されて、直流の検出電圧 V_{det} を出力する。検出電圧 V_{det} の値は、モノマルチ出力信号 V_m のデューティ比 (= 高 (H) レベル期間 / (H レベル期間 + 低 (L) レベル期間)) に比例する。

なお、インバータ 4 1, 4 2 はそれぞれ、PMOS ワンウェイトランジスタと NMOS ワンウェイトランジスタで構成され、電源電圧 V_{dd} とグランド間に設けられている。また、

15 平滑用キャパシタ 4 4 は、 I C 1 0 0 に外付けとされている。なお、平滑用キャパシタ 4 4 は、 I C 1 0 0 の内部に、他の回路と一緒に作り込んでもよい。

検出判定比較回路 5 0 は、第 1 比較器 5 1 と、第 2 比較器 5 3 と、これら両比較器 5 1, 5 3 の出力を入力とするノア回路 5 5 を持っている。

第 1 比較器 5 1 は、検出電圧 V_{det} を、第 1 基準電圧源 5 2 から発生される低い電圧値の第 1 判定基準値 V_{ref1} と比較する。そして、第 1 比較器 5 1 は、検出電圧 V_{det} が第 1 判定基準値 V_{ref1} より高いときに L レベルの比較出力を発生する。第 1 判定基準値 V_{ref1} は、ロジック回路 6 0 から供給される第 2 制御信号によって調整される。

第 2 比較器 5 3 は、検出電圧 V_{det} を、第 2 基準電圧源 5 4 から発生される高い電圧値の第 2 判定基準値 V_{refh} (即ち、 $V_{refh} > V_{ref1}$) と比較する。そして、第 2 比較器 5 3 は、検出電圧 V_{det} が第 2 判定基準値 V_{refh}

f_{h} より低いときにLレベルの比較出力を発生する。第2判定基準値 V_{refh} は、通常可変する必要がないので予め決定した電圧値でよい。ただ、必要に応じて、ロジック回路60から供給される制御信号によって調整できるようにしてもよい。

5 これら第1、第2比較器51、53は、検出電圧 V_{det} の検出動作を安定して行わせるために、それぞれ所定幅のヒステリシス特性を持たせることがよい。

ノア回路55は、第1、第2比較器51、53からの比較出力が共にLレベルであるときに、Hレベルの出力を発生する。それら第1、第2比較器51、53からの比較出力のいずれかがHレベルであるときには、Lレベルの出力を発生

10 する。

検出判定比較回路50のノア回路55からLレベルの出力が発生されたとき、映像信号の入力が無しあるいは劣化の程度が著しいことが、判定されたことを表している。一方、検出判定比較回路50からHレベルの出力が発生されているときは、許容できる映像信号が供給されていることを示す。検出判定比較回路50

15 からの判定信号DETを、図示しない表示制御回路に供給する。即ち、判定信号DETを、表示画面に対するブルーバック処理などに使用する。

図1を再び参照して、ロジック回路60が、同期分離部200及び映像信号判定部300と共に、IC100に設けられている。このロジック回路60は、指令信号ScontをIC100の外部から受ける。そして、ロジック回路60は、LPF10にカットオフ周波数 f_{cut} を調整するための第1制御信号を供給し、また、検出判定比較回路50に判定基準値（特に、第1判定基準値 V_{ref1} ）を調整するための第2制御信号を供給する。

これらの指令信号Scont及び第1、第2制御信号は、カットオフ周波数 f_{cut} や第1判定基準値 V_{ref1} 等を調整するためのものであるので、特に高速に供給される必要はない。したがって、指令信号Scont及び第1、第2制御信号は、IC100の外部端子や内部配線を少なくするために、シリアルデ

ータで供給されることがよい。

以下、図4～図7の特性図をも参照して、本発明の動作を説明する。まず、L P F 1 0 のカットオフ周波数 f_{cut} と、検出判定比較回路5 0 の第1判定基準値 V_{ref1} を、想定されるビデオチューナーなどに応じてそれぞれ所定の値に設定する。この設定は、ロジック回路6 0 からの第1、第2制御信号によって行われる。

ビデオチューナーなどから再生された映像信号V I Dが、L P F 1 0 に入力される。この映像信号V I Dの画像信号部分や同期信号部分には、種々の大きさや周波数のノイズ成分が重畠されている。そのノイズ成分の高周波部分は、L P F 1 0 により除去あるいは減衰される。そして、同期分離回路2 0 から、パルス状の同期検出信号S hが出力される。この同期検出信号S hにしたがってモノマルチ回路3 0 が動作し、モノマルチ出力信号V mを得る。

図4～図6に、同期検出信号S hの状態が異なるときの、同期検出信号S hに対するモノマルチ出力信号V mの例を示している。

図4は、同期検出信号S hが映像信号に本来含まれている同期信号のみが含まれている場合（即ち、映像信号V I Dが良好な状態である場合）の例を示している。図4では、本来含まれている同期信号の周期T 1で同期検出信号S hが発生している。一方、モノマルチ出力信号V mは同期検出信号S hの立ち下がりに同期して立ち下がり、モノマルチ回路3 0 の单安定時間T mだけ経過した後に立ち上がる。したがって、周期T 1から单安定時間T mを引いた時間（=T 1-T m）幅のパルス状のモノマルチ出力信号V mが、出力される。

このモノマルチ出力信号V mが平滑回路4 0 で平滑された検出電圧V d e tは、第1判定基準値 V_{ref1} と第2判定基準値 V_{refh} との間のレベルにあるので、検出判定比較回路5 0 からは、L レベルの判定信号D E Tは出力されない。つまり、判定信号D E TはH レベルにある。

図5は、映像信号V I Dが、弱い状態（弱電界）で受信した放送電波を再生

した映像信号である場合（即ち、映像信号V I Dが劣化している場合）等を示している。このような劣化した映像信号が入力される場合には、同期検出信号S hのパルス間隔は、本来の同期信号のパルス間隔T 1より短くなる。つまり、本来の同期信号の間にノイズパルスが含まれている。

5 図5の場合には、同期検出信号S hの立ち下がりでモノマルチ出力信号V mが零になり、单安定時間T mが経過する前に同期検出信号S hが立ち下がり、モノマルチ出力信号V mは零レベルのままである。あるいは、同期検出信号S hの立ち下がりでモノマルチ出力信号V mが零になり、その後、单安定時間T mが経過してモノマルチ出力信号V mが立ち上がったとしても、その継続時間が短くな
10 る。

この図5の場合には、検出電圧V d e tは零か、あるいは第1判定基準値V r e f 1よりも低いレベルにとどまる。したがって、検出判定比較回路5 0からはLレベルの判定信号D E Tが出力される。このLレベルの判定信号D E Tを用いて、表示画面をブルーバックに処理できる。

15 図6は、映像信号V I Dが、供給されていないか、あるいは映像信号V I Dのレベルがかなり小さい場合を示すもので、同期検出信号S hが所定時間以上（この例では、T m + T o f f）に亘って同期分離回路2 0から出力されない状態を示している。

この図6では、同期検出信号S hの立ち下がりでモノマルチ出力信号V mが零になり、单安定時間T mが経過して確認時間T o f f経過したとき、即ち、同期検出信号S hが立ち下がってから所定時間T m + T o f f経過した後に、モノマルチ出力信号V mを零レベルに設定する。

この図6の場合には、モノマルチ出力信号V mは、確認時間T o f fだけはHレベルにあるが、その後はずっと零レベルにある。したがって、検出電圧V d e tは第1判定基準値V r e f 1よりも低いレベルにとどまる。よって、検出判定比較回路5 0からは、やはりLレベルの判定信号D E Tが出力される。このL

レベルの判定信号を用いて、表示画面をブルーバックに処理できる。

また、図に示していないが、映像信号V I Dに含まれる同期信号に、ノイズが同期信号と逆位相で重畠する特殊な場合もある。この場合には、ノイズが重畠された同期信号が消滅し、あたかも同期信号の周期が長くなつたような状態を示す。具体的な例を挙げると、本来の同期信号が1つおきにノイズによってマスクされた場合には、検出電圧V d e tは、例えば通常時の2倍以上に高くなつてしまふ。

このような特殊な場合にも、対応できるように、本発明では、第2比較器53を設けている。つまり、第2比較器53で検出電圧V d e tが第2判定基準値V r e f hよりも高くなつたことを検出した場合にも、検出判定比較回路50からはLレベルの判定信号D E Tが出力される。この判定信号を用いて、やはり表示画面をブルーバックに処理できる。

図7は、本発明におけるノイズと検出電圧との特性を示す図である。この図7では、ノイズー検出電圧の特性と、LPF10のカットオフ周波数f c u tや第1比較器51の第1判定基準値V r e f lの調整との関係を表している。

図7を参照して、ノイズが小さい場合には、図4で説明したような動作となり、検出電圧V d e tは第2判定基準値V r e f hと第1判定基準値V r e f lとの間にある。ノイズが大きい場合には、図5で説明したような動作となり、検出電圧V d e tは第1判定基準値V r e f lよりも小さくなる。しかし、ノイズが図4と図5で説明した動作の中間程度の場合には、検出電圧V d e tはノイズの大きさによって小さい値から大きい値にある傾きをもつて遷移する。

中間程度にあるノイズが少し変化することで、検出電圧V d e tが図7に例示されるように大きく変化することになる。これは、判定信号D E Tが不安定になることを意味しており、その結果、表示画面のブルーバックなどの処理に悪影響を生じさせることになる。

本発明では、LPF10のカットオフ周波数f c u tと、検出判定比較回路

50 の第1判定基準値 V_{ref1} をロジック回路 60 を用いて、外部からの指令信号 S_{cont} によって、個別に調整することができる。

カットオフ周波数 f_{cut} を低くすることで、検出電圧 V_{det} が立ち上がる点をノイズが大きい方向に変更することが出来る。逆に、カットオフ周波数 f_{cut} を高くすることで、検出電圧 V_{det} が立ち上がる点をノイズが小さい方向に変更することが出来る。

また、第1判定基準値 V_{ref1} の大きさを所定の範囲で調整することで、結果として、判定信号DETが出力されるノイズ位置を変更することができる。

したがって、任意のビデオチューナーから映像信号VIDが入力される場合の調整方法を説明する。例えば、その映像信号が表示されている表示画面を確認しながら、まず、カットオフ周波数 f_{cut} をある方向に任意量だけ調整する。次に、第1判定基準値 V_{ref1} の大きさを或る方向に調整する。次に、カットオフ周波数 f_{cut} を或る方向に任意量だけ微調整する。このような方法で、判定信号DETが出力されるポイントを調整する。

15 このように、LPF10をIC100に内蔵することで外付けのアプリケーション部品を削減できる。また、そのLPF10のカットオフ周波数 f_{cut} を外部からの制御信号で可変することで、同期分離後の同期検出信号Shへのノイズ量の調整を簡略化できる。

また、LPF10のカットオフ周波数 f_{cut} と検出判定比較回路50の第1判定基準値 V_{ref1} を、IC100の製造後に外部信号によって調整できる。これにより、入力される映像信号VIDへの自由度を著しく高めることができる。

また、入力される映像信号VIDのノイズの大きさ、周波数によって検出電圧 V_{det} がふらつく場合には、検出判定比較回路50の第1判定基準値 V_{ref1} を変更する。これにより、判定信号DETを安定して検出することが可能になる。

産業上の利用可能性

本発明に係る映像信号判定回路は、VTR、DVDなどの映像再生機からの映像信号の有無や状態を、映像信号中の同期信号を検出することによって検知する。そして、モニタ画面の見づらい画面表示状態を避けることができる。

請求の範囲

1. 画像信号と同期信号とが合成されている映像信号の状態を検出する映像信号判定回路において、

5 入力された前記映像信号を、カットオフ周波数が第1制御信号により調整可能な低域通過フィルタによってフィルタリングし、そのフィルタリングされた映像信号から前記同期信号を分離するように動作して、パルス状の同期検出信号を出力する同期分離部と、

前記同期検出信号に基づいて形成された検出信号と、第2制御信号により調整可能な判定基準値とを比較し、その比較結果を映像信号の判定信号として出力する、映像信号判別部とを有することを特徴とする、映像信号判定回路。

2. さらに、外部からの指令信号を受け、前記カットオフ周波数及び前記判定基準値を調整するための前記第1制御信号及び前記第2制御信号を出力するロジック回路部を有することを特徴とする、請求項1に記載の映像信号判定回路。

15 3. 前記第1制御信号及び前記第2制御信号は、シリアルデータ形式であることを特徴とする、請求項2に記載の映像信号判定回路。

4. 前記同期分離部は、

抵抗値が調整可能な抵抗とキャパシタを有し、前記第1制御信号によって前記抵抗の抵抗値を変更してカットオフ周波数が調整される低域通過フィルタと、
20 該低域通過フィルタでフィルタリングされた映像信号から前記同期信号を分離するように動作して、パルス状の同期検出信号を出力する同期分離回路と、を備えることを特徴とする、請求項1または2に記載の映像信号判定回路。

5. 前記映像信号判定部は、

前記同期検出信号によって単安定動作して、前記同期検出信号の周期に応じて
25 パルス幅が調整されたモノマルチ出力信号を出力するとともに、前記同期検出信号が所定時間に亘って入力されないときに前記モノマルチ出力信号を停止する、

モノマルチ回路と、

前記モノマルチ出力信号を平滑して前記検出信号として出力する平滑回路と、

前記検出信号と前記第2制御信号により調整された第1判定基準値とを比較する第1比較器を有し、この第1比較器での比較結果に基づいて前記判定信号を出力する検出判定比較回路と、を備えることを特徴とする、請求項1または2に記載の映像信号判定回路。

6. 前記モノマルチ回路は、

充電用抵抗を介して充電されるキャパシタと、該キャパシタに並列に接続され、

前記同期検出信号にしたがってオンされるスイッチ素子と、

前記キャパシタの電圧が所定値を越えるときに前記モノマルチ出力信号を発生する比較器と、

前記同期検出信号が所定時間に亘って入力されないときに前記モノマルチ出力信号を停止する時限制御回路と、を備えることを特徴とする、請求項5に記載の映像信号判定回路。

15 7. 前記検出判定比較回路は、

さらに、前記第1判定基準値よりも高い第2判定基準値と前記検出信号とを比較する第2比較器を有し、

前記検出信号が、前記第1判定基準値を越えて且つ前記第2判定基準値に達しないときに、前記判定信号を出力することを特徴とする、請求項5に記載の映像信号判定回路。

8. 前記ロジック回路部と、前記同期分離部及び前記映像信号判定部のうち少なくとも前記第1、第2制御信号により調整される回路部とは、半導体集積回路に作り込まれていることを特徴とする、請求項2に記載の映像信号判定回路。

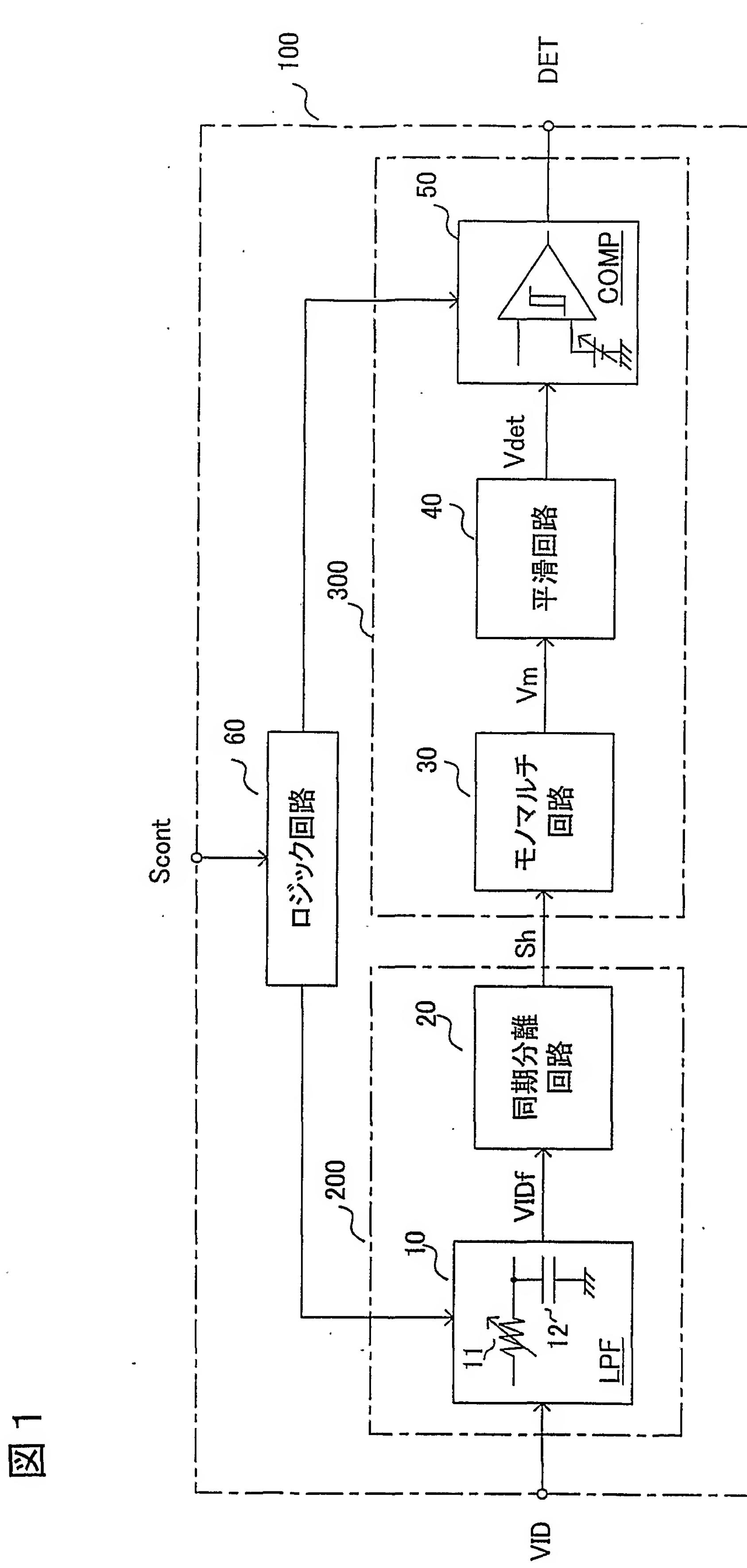
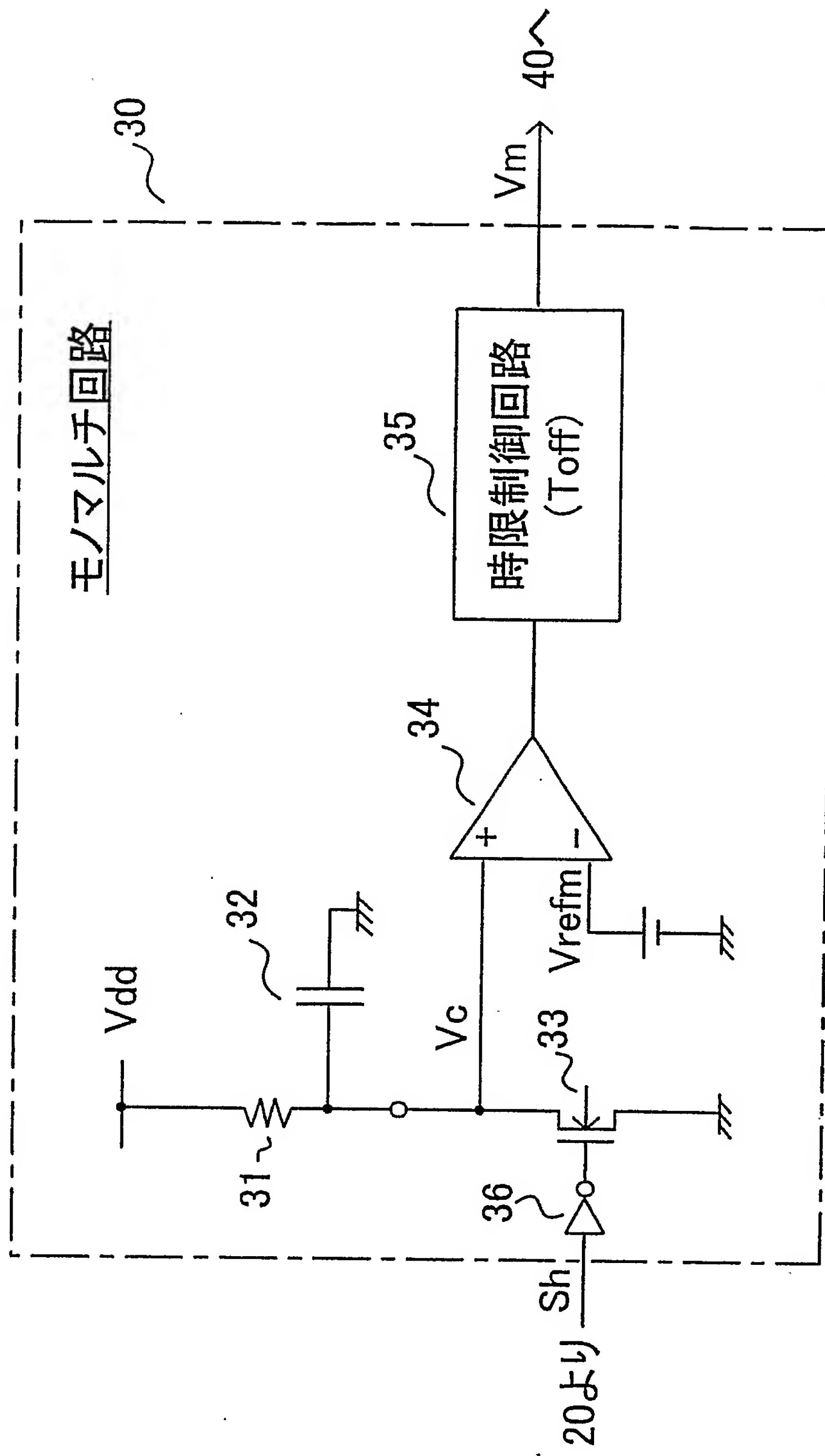


図 2



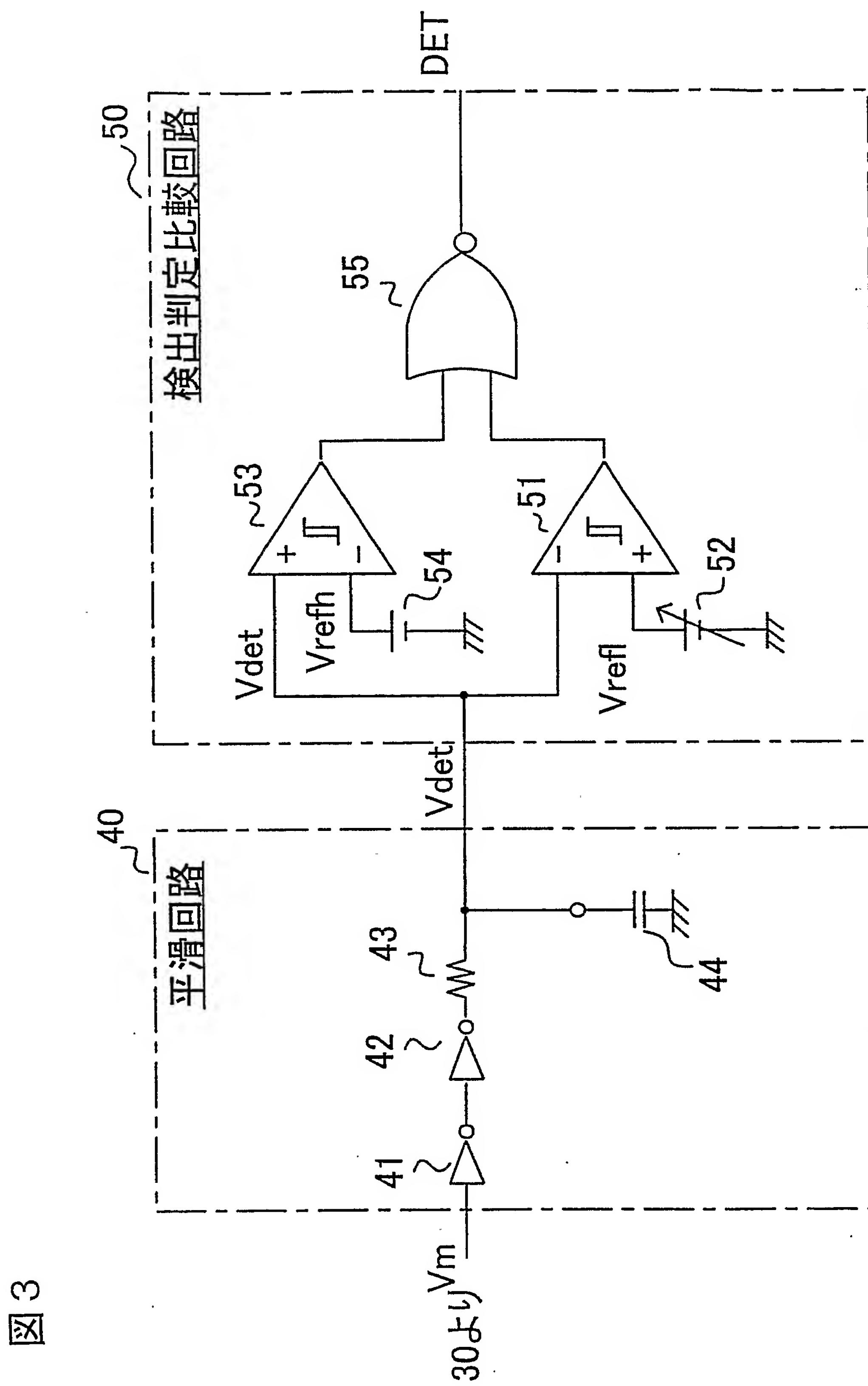


図 3

図 4

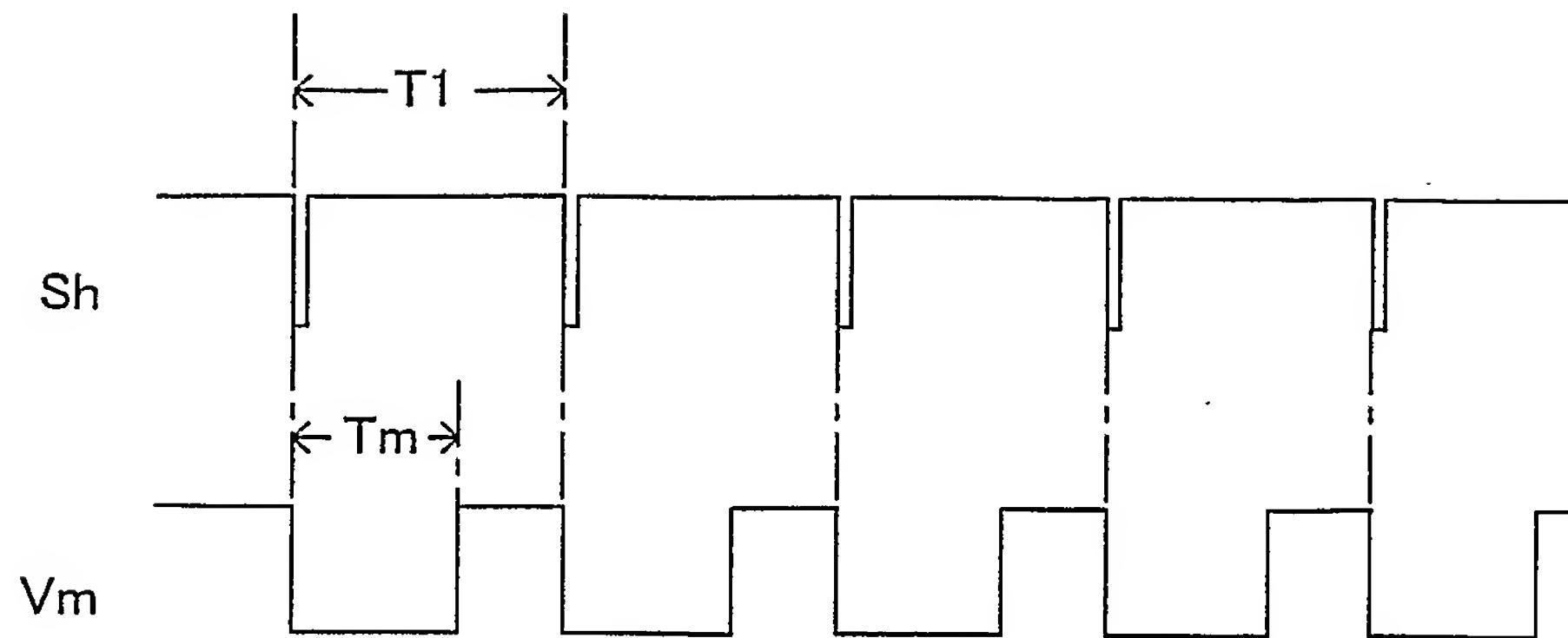


図 5

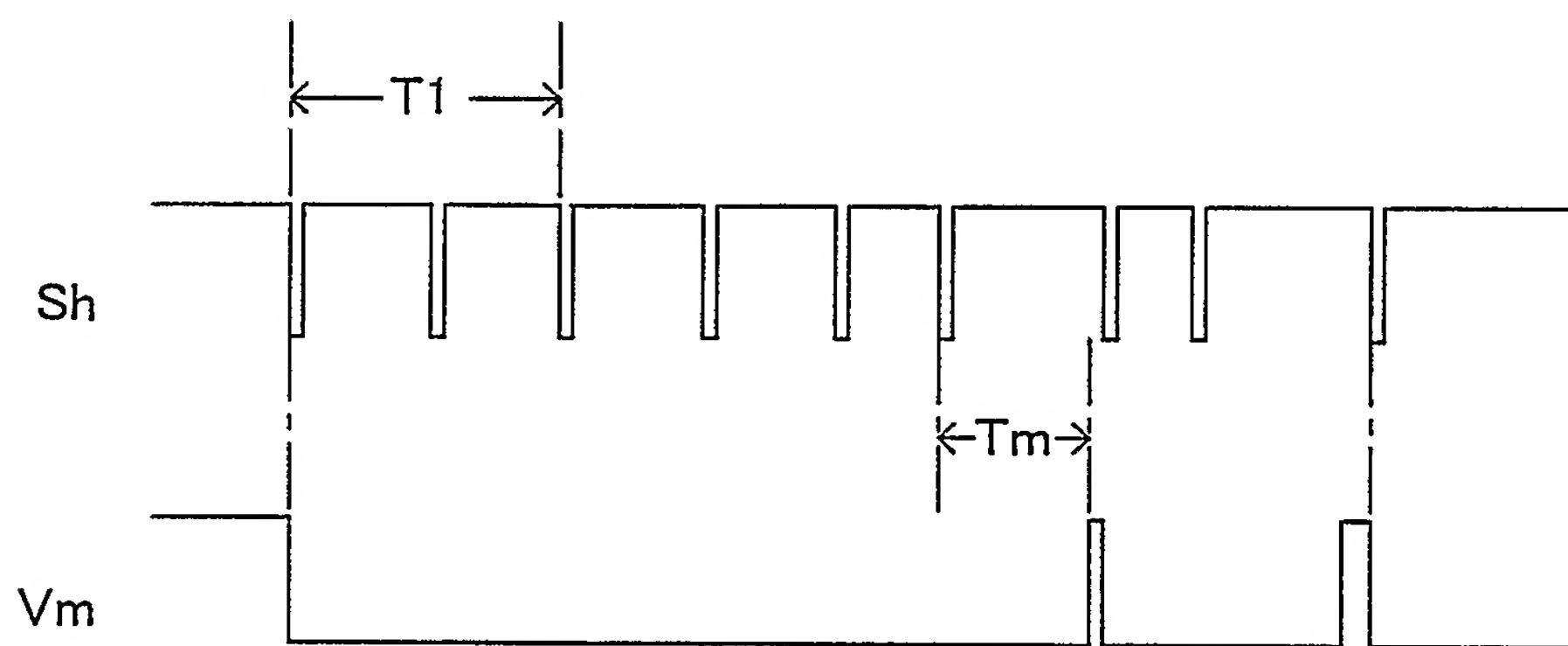
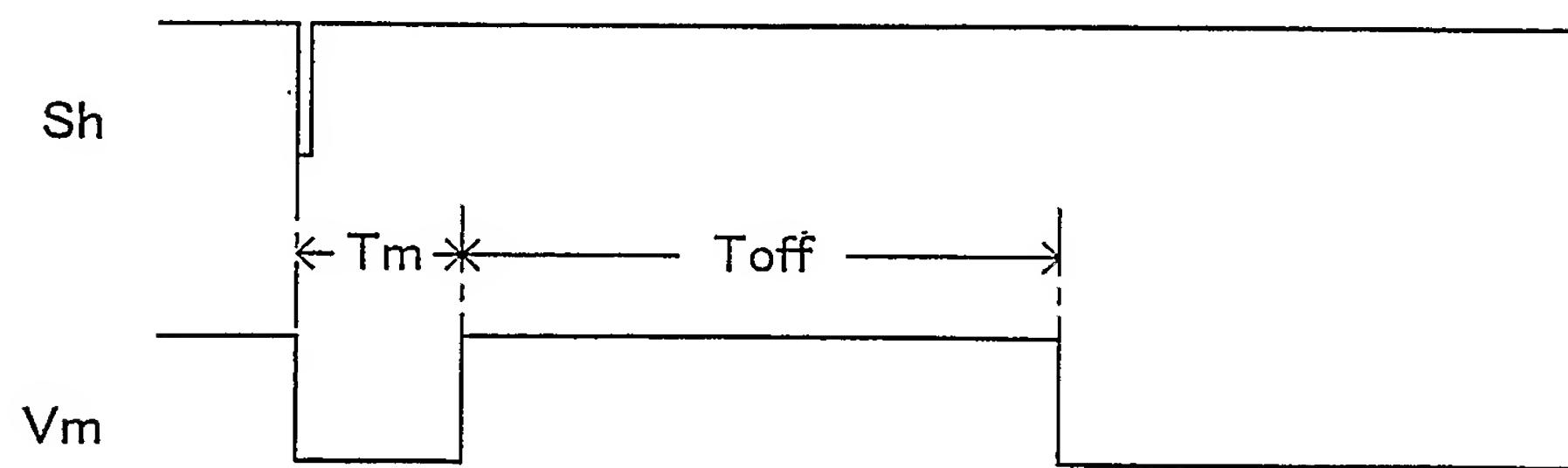
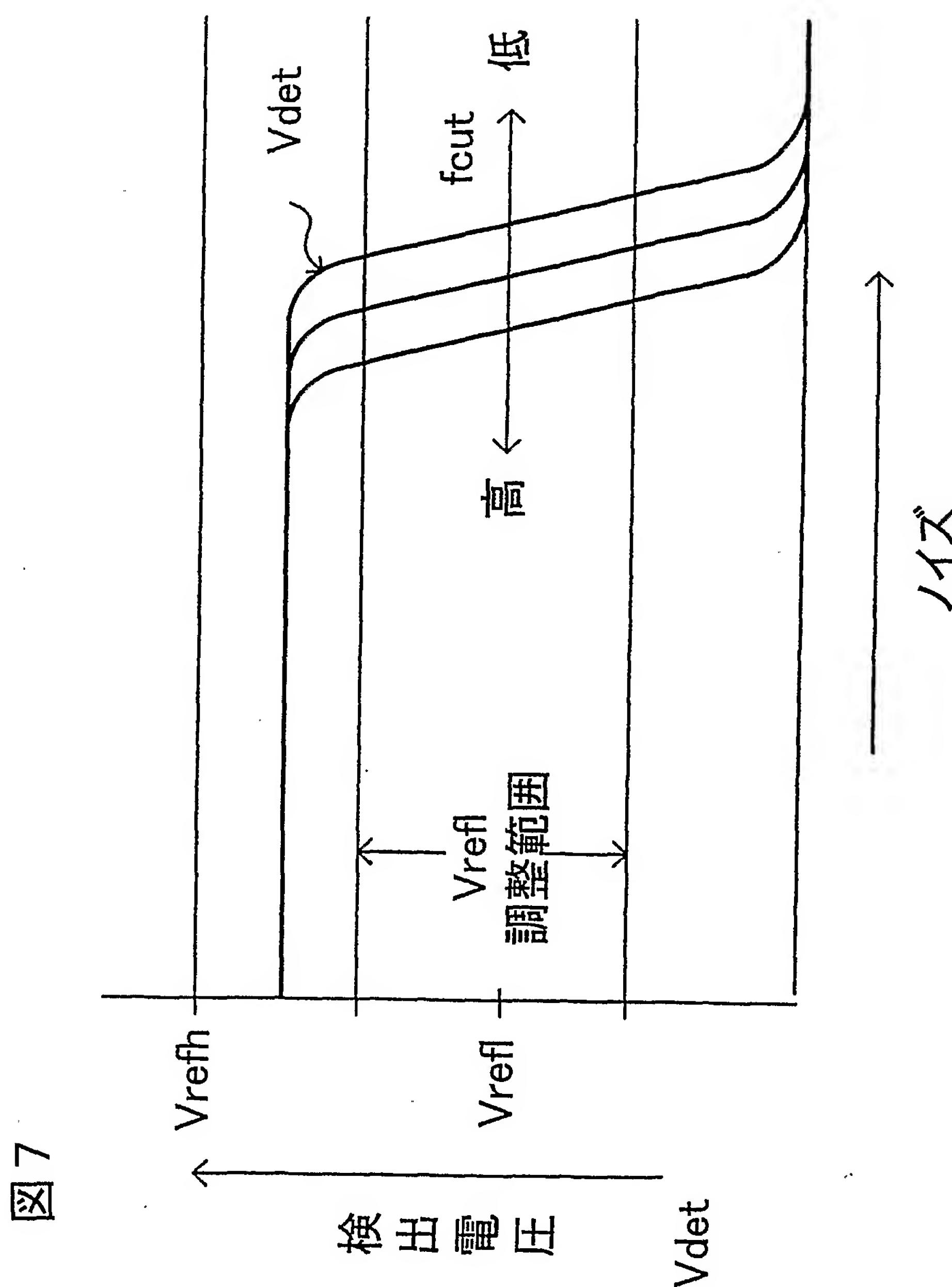


図 6





INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2005/004021

A. CLASSIFICATION OF SUBJECT MATTER
Int.Cl⁷ H04N5/44, 5/10, 5/21

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

Int.Cl⁷ H04N5/44, 5/10, 5/21

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2005
Kokai Jitsuyo Shinan Koho	1971-2005	Toroku Jitsuyo Shinan Koho	1994-2005

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y A	JP 10-210375 A (Hitachi, Ltd.), 07 August, 1998 (07.08.98), Par. Nos. [0021] to [0027]; Figs. 1, 2 (Family: none)	1-4, 8 5-7
Y A	JP 3064717 U (Funai Electric Co., Ltd.), 29 September, 1999 (29.09.99), Par. Nos. [0012] to [0029]; Fig. 1 (Family: none)	1-4, 8 5-7
Y A	JP 2003-330445 A (Fujitsu Ltd.), 19 November, 2003 (19.11.03), Par. Nos. [0017] to [0037]; Figs. 2 to 5 & US 2003/214495 A1	1-4, 8 5-7

 Further documents are listed in the continuation of Box C. See patent family annex.

* Special categories of cited documents:	
"A"	document defining the general state of the art which is not considered to be of particular relevance
"E"	earlier application or patent but published on or after the international filing date
"L"	document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
"O"	document referring to an oral disclosure, use, exhibition or other means
"P"	document published prior to the international filing date but later than the priority date claimed
"T"	later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"X"	document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"Y"	document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"&"	document member of the same patent family

Date of the actual completion of the international search
01 June, 2005 (01.06.05)Date of mailing of the international search report
21 June, 2005 (21.06.05)Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2005/004021

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 4-192978 A (Sanyo Electric Co., Ltd.), 13 July, 1992 (13.07.92), Pages 3, 4; Fig. 1 (Family: none)	1
A	JP 2000-324413 A (Seiko Epson Corp.), 24 November, 2000 (24.11.00), Par. Nos. [0002] to [0007]; Figs. 5, 6 (Family: none)	1
A	JP 1-57866 U (Sharp Corp.), 11 April, 1989 (11.04.89), Full text; all drawings (Family: none)	1

A. 発明の属する分野の分類（国際特許分類（IPC））

Int.Cl.⁷ H04N5/44, 5/10, 5/21

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（IPC））

Int.Cl.⁷ H04N5/44, 5/10, 5/21

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1922-1996年
日本国公開実用新案公報	1971-2005年
日本国実用新案登録公報	1996-2005年
日本国登録実用新案公報	1994-2005年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
Y A	JP 10-210375 A (株式会社日立製作所) 1998.08.07, 段落 0021-0027, 第1,2図 (ファミリーなし)	1-4, 8 5-7
Y A	JP 3064717 U (船井電機株式会社) 1999.09.29, 段落 0012-0029, 第1図 (ファミリーなし)	1-4, 8 5-7
Y A	JP 2003-330445 A (富士通株式会社) 2003.11.19, 段落 0017-0037, 第2-5図 & US 2003/214495 A1	1-4, 8 5-7

■ C欄の続きにも文献が列挙されている。

〔〕 パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

- 「A」特に関連のある文献ではなく、一般的技術水準を示すもの
 「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
 「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）
 「O」口頭による開示、使用、展示等に言及する文献
 「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

- 「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
 「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
 「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
 「&」同一パテントファミリー文献

国際調査を完了した日

01.06.2005

国際調査報告の発送日

21.6.2005

国際調査機関の名称及びあて先

日本国特許庁 (ISA/JP)

郵便番号 100-8915

東京都千代田区霞が関三丁目4番3号

特許庁審査官（権限のある職員）

佐藤 直樹

5P

9562

電話番号 03-3581-1101 内線 3581

C (続き) 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
A	JP 4-192978 A (三洋電機株式会社) 1992.07.13, 第3,4頁, 第1図 (ファミリーなし)	1
A	JP 2000-324413 A (セイコーエプソン株式会社) 2000.11.24, 段落0002-0007, 第5,6図 (ファミリーなし)	1
A	JP 1-57866 U (シャープ株式会社) 1989.04.11, 全文, 全図 (ファミリーなし)	1